

(2)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-070012

(43)Date of publication of application : 10.03.1998

(51)Int.Cl.

H01C 7/10

(21)Application number : 09-120603

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 12.05.1997

(72)Inventor : HIGASHIYA YOSHIO
WAKAHATA YASUO
TOKUNAGA HIDEAKI

(30)Priority

Priority number : 08139876

Priority date : 03.06.1996

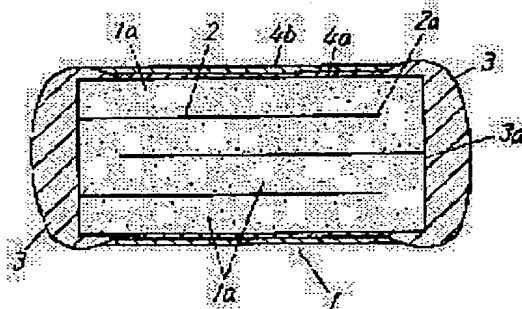
Priority country : JP

(54) MANUFACTURE OF VARISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a varistor superior in plating resistance and moisture resistance.

SOLUTION: Using a material contg. zinc oxide as a main component a ceramic sheet 1a is made. The ceramic sheets 1a and inner electrodes 2 are alternately laminated and cut into specified lengths with the inner electrodes alternating led out to mutually opposed end faces to obtain a varistor element 1. After forming outer electrodes 3 on both end faces of the element 1, it is heat-treated to sinter itself. The element is buried in an SiO₂ or its mixture and heat-treated in air or O₂ atmosphere to form high resistance layers 4a, 4b on the element surface.



LEGAL STATUS

[Date of request for examination]

05.02.2001

[Date of sending the examiner's decision of rejection]

02.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 10 - 70012

(43) 公開日 平成10年(1998)3月10日

(51) Int. Cl.⁶

H01C 7/10

識別記号

庁内整理番号

FI

H01C 7/10

技術表示箇所

審査請求 未請求 請求項の数 14 OL

(全6頁)

(21) 出願番号 特願平9-120603

(22) 出願日 平成9年(1997)5月12日

(31) 優先権主張番号 特願平8-139876

(32) 優先日 平8(1996)6月3日

(33) 優先権主張国 日本 (JP)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 東谷 美▲穂▼

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 若畑 康男

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 徳永 英晃

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 滝本 智之 (外1名)

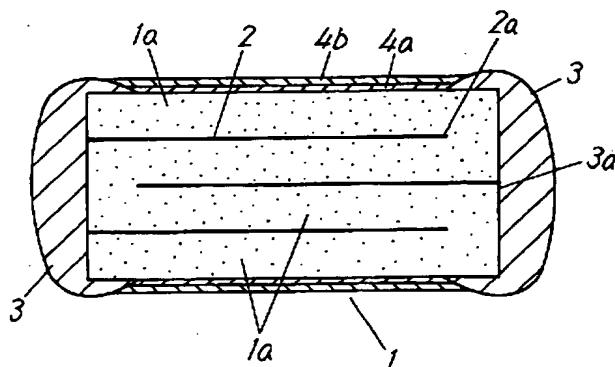
(54) 【発明の名称】 バリスタの製造方法

(57) 【要約】

【課題】 耐メッキ性、耐湿性に優れたバリスタを提供することを目的とする。

【解決手段】 酸化亜鉛を主成分とする原料を用いてセラミックシート1aを作製した。次にこのセラミックシート1aと内部電極2とを交互に積層し、内部電極2が交互に相対向する端面に導出されるよう所定の大きさに切断し、バリスタ素子1を得た。次いで、バリスタ素子1の両端面に外部電極3を形成した後、熱処理してバリスタ素子1を焼結させる。その後、SiO₂あるいはその混合物5中にバリスタ素子1を埋設させ、空気中あるいは酸素雰囲気中で熱処理して、バリスタ素子1表面上に高抵抗層4a、4bを形成した。

1 バリスタ素子 3 外部電極
2 内部電極 4a, 4b 高抵抗層



【特許請求の範囲】

【請求項1】 ZnOを主成分とするバリスタ素子の外表面に少なくとも2つの第1の電極を所定間隔を設けて形成する第1の工程と、次いで前記バリスタ素子を第1の熱処理を行う第2の工程と、その後前記バリスタ素子外表面にSi粉末を配して第2の熱処理を行う第3の工程とを備えたことを特徴とするバリスタの製造方法。

【請求項2】 第3の工程において、バリスタ素子とSi粉末とを回転させながら熱処理を行うことを特徴とする請求項1に記載のバリスタの製造方法。

【請求項3】 第3の工程において、Si粉末に替えて、Siを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合を除く）を有する混合物を用いることを特徴とする請求項1に記載のバリスタの製造方法。

【請求項4】 第3の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項3に記載のバリスタの製造方法。

【請求項5】 第3の工程後、第1の電極上に第2の電極を形成することを特徴とする請求項1に記載のバリスタの製造方法。

【請求項6】 第2の工程後、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項1に記載のバリスタの製造方法。

【請求項7】 ZnOを主成分とするバリスタ素子の外表面に少なくとも2つの第1の電極を所定の間隔を設けて形成する第1の工程と、次いで前記バリスタ素子外表面にSiを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Si、Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合を除く）を有する混合物を配して熱処理する第2の工程とを有することを特徴とするバリスタの製造方法。

【請求項8】 第2の工程後、第1の電極上に第2の電極を形成することを特徴とする請求項7に記載のバリスタの製造方法。

【請求項9】 第1の工程後、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項7に記載のバリスタの製造方法。

【請求項10】 第2の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項7に記載のバリスタの製造方法。

【請求項11】 ZnOを主成分とするバリスタ素子表

面にSiを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Si、Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合は除く）を有する混合物を配して熱処理する第1の工程と、次に前記バリスタ素子外表面に少なくとも2つの電極を形成する第2の工程とを有することを特徴とするバリスタの製造方法。

10 【請求項12】 第1の工程の前に、バリスタ素子を熱処理してから第1の工程を行うことを特徴とする請求項11に記載のバリスタの製造方法。

【請求項13】 第1の工程の前に、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項11に記載のバリスタの製造方法。

【請求項14】 第1の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項11に記載のバリスタの製造方法。

20 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、バリスタの製造方法に関するものである。

【0002】

【従来の技術】従来、ZnOを主成分とするバリスタ素子の表面に電極を形成した後、バリスタ素子表面にガラスよりなる高抵抗層を形成し、次いで電極の表面にメッキを行いバリスタを得ていた。

【0003】

30 【発明が解決しようとする課題】しかし、ガラスによる高抵抗層は、選択的にバリスタ素子表面だけに形成することができず、また均一な厚さにすることが困難であった。このため、メッキを行う際にメッキ流れを起こしてショートしたり、水分等がバリスタ素子内部に浸入してバリスタの電気特性を劣化させたりするという問題点を有していた。

【0004】そこで本発明は、緻密で均一な厚みを有し、選択的にバリスタ素子表面に高抵抗層を形成することにより、耐メッキ性、耐湿性に優れたバリスタを提供することを目的とするものである。

【0005】

【課題を解決するための手段】この目的を達成するために、本発明のバリスタの製造方法は、ZnOを主成分とするバリスタ素子の外表面に少なくとも2つの第1の電極を所定間隔を設けて形成する第1の工程と、次いで前記バリスタ素子を第1の熱処理を行う第2の工程と、その後前記バリスタ素子外表面にSi粉末を配して第2の熱処理を行う第3の工程とを備えたことを特徴とするものであり、この方法により上記目的が達成できる。

【0006】

【発明の実施の形態】本発明の請求項1に記載の発明は、ZnOを主成分とするバリスタ素子の外表面に少なくとも2つの第1の電極を所定間隔を設けて形成する第1の工程と、次いで前記バリスタ素子を第1の熱処理を行う第2の工程と、その後前記バリスタ素子外表面にSi粉末を配して第2の熱処理を行う第3の工程とを備えたことを特徴とするバリスタの製造方法であり、緻密で均一な厚みを有する高抵抗層を形成できるので、耐湿性、耐メッキ性に優れたバリスタを得ることができる。

【0007】請求項2に記載の発明は、第3の工程において、バリスタ素子とSi粉末とを回転させながら熱処理を行うことを特徴とする請求項1に記載のバリスタの製造方法であり、より均一な高抵抗層を有するバリスタを得ることができる。

【0008】請求項3に記載の発明は、第3の工程において、Si粉末に替えて、Siを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合を除く）を有する混合物を用いることを特徴とする請求項1に記載のバリスタの製造方法であり、緻密で均一な厚みを有する高抵抗層を形成できるので、耐湿性、耐メッキ性に優れたバリスタを得ることができる。

【0009】請求項4に記載の発明は、第3の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項3に記載のバリスタの製造方法であり、より均一な高抵抗層を有するバリスタを得ることができる。

【0010】請求項5に記載の発明は、第3の工程後、第1の電極上に第2の電極を形成することを特徴とする請求項1に記載のバリスタの製造方法であり、表面に付着物のない電極を有するバリスタを得ることができる。

【0011】請求項6に記載の発明は、第2の工程後、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項1に記載のバリスタの製造方法であり、さらに緻密で均一な厚みを有する高抵抗層を形成することができる。

【0012】請求項7に記載の発明は、ZnOを主成分とするバリスタ素子の外表面に少なくとも2つの第1の電極を所定の間隔を設けて形成する第1の工程と、次いで前記バリスタ素子外表面にSiを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Si、Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合は除く）を有する混合物を配して熱処理する第2の工程とを有することを特徴とするバリスタの製造方法であり、緻密で均一な厚みを有

する高抵抗層を形成できるので、耐湿性、耐メッキ性に優れたバリスタを得ることができる。

【0013】請求項8に記載の発明は、第2の工程後、第1の電極上に第2の電極を形成することを特徴とする請求項7に記載のバリスタの製造方法であり、表面に付着物のない電極を有するバリスタを得ることができる。

【0014】請求項9に記載の発明は、第1の工程後、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項7に記載のバリスタの製造方法であり、さらに緻密で均一な厚みを有する高抵抗層を形成することができる。

【0015】請求項10に記載の発明は、第2の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項7に記載のバリスタの製造方法であり、より均一な高抵抗層を有するバリスタを得ることができる。

【0016】請求項11に記載の発明は、ZnOを主成分とするバリスタ素子表面にSiを主成分とし、副成分としてPb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の化合物、ガラスフリットのうち少なくとも一種類以上（Si、Pb、アルカリ金属、アルカリ土類金属を単独で用いる場合は除く）を有する混合物を配して熱処理する第1の工程と、次に前記バリスタ素子外表面に少なくとも2つの電極を形成する第2の工程とを有することを特徴とするバリスタの製造方法であり、緻密で均一な厚みを有する高抵抗層を形成できるので、耐湿性、耐メッキ性に優れたバリスタを得ることができる。

【0017】請求項12に記載の発明は、第1の工程の前に、バリスタ素子を熱処理してから第1の工程を行うことを特徴とする請求項11に記載のバリスタの製造方法であり、バリスタ素子の焼結反応と高抵抗層形成反応とを個別に行うことによりさらにバリスタの電気特性、磁器特性の安定性が向上する。

【0018】請求項13に記載の発明は、第1の工程の前に、バリスタ素子をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種類以上を含む液体に浸漬することを特徴とする請求項11に記載のバリスタの製造方法であり、さらに緻密で均一な厚みを有する高抵抗層を形成することができる。

【0019】請求項14に記載の発明は、第1の工程において、バリスタ素子と混合物とを回転させながら熱処理を行うことを特徴とする請求項11に記載のバリスタの製造方法であり、より均一な高抵抗層を有するバリスタを得ることができる。

【0020】以下本発明の一実施の形態について図面を参照しながら説明する。

(実施の形態1) 図1は本実施の形態におけるバリスタ素子の断面図を示し、1はバリスタ素子で、その内部にはAgを主成分とする内部電極2が複数設けられている。これらの内部電極2は、交互にバリスタ素子1の両端に引き出され、その両端において、外部電極3とそれぞれ電氣的に接続されている。また内部電極2間、及びその外側に積層されたセラミックシート1aはZnOを主成分とし、副成分として Bi_2O_3 、 Co_2O_3 、 MnO_2 、 Sb_2O_3 等を含んでいる。4a、4bはそれぞれ SiO_2 あるいはその混合物5とともに焼成した際に形成される高抵抗層を示している。図2は本発明の一実施の形態における焼成工程の説明図であり、バリスタ素子1表面に高抵抗層4a、4bを形成する際に、アルミナ

【0021】以下本実施の形態におけるバリスタの製造方法について説明する。まず酸化亜鉛を主成分とする原料と、可塑剤と、バインダーなどの混合、粉碎、スラリー化、シート成形を行いセラミックシート1aを作製した。次にこのセラミックシート1aと、銀を主成分とする内部電極2とを交互に積層し、内部電極2が交互に相対向する端面に導出されるよう所定の大きさに切断しバリスタ素子1を得た。次いで、バリスタ素子1を100～300℃で5分から10時間熱処理してバリスタ素子1中の可塑剤を除去した後、バリスタ素子1表面の面取を行った。次に、バリスタ素子1の両端面に外部電極3となるAg電極ペーストを塗布し、600～950℃で5分～10時間熱処理してバリスタ素子1を焼結させた後、図2に示すようにアルミナ製のるつぼ6を用いて、 SiO_2 あるいはその混合物5中にバリスタ素子1を埋設させ、空気中あるいは酸素雰囲気中、600～950*

*℃で5分～10時間熱処理した。この熱処理により、バリスタ素子1の主成分であるZnOと SiO_2 とが反応して、主に Zn_2SiO_4 からなる高抵抗層4aがバリスタ素子1表面上に形成される。また、バリスタ素子1に副成分として Bi_2O_3 を添加した場合、 Bi_2O_3 がZnO、 SiO_2 と反応して Zn_2SiO_4 の生成を促進するとともに、主に $\text{Bi}_4(\text{SiO}_4)_3$ からなる高抵抗層4bが高抵抗層4aとバリスタ素子1の表面の間に形成される。これらは、バリスタの電気特性が発現しない部位において反応、生成するため、バリスタの電気特性には悪影響を与えず、バリスタとして極めて耐メッキ性および耐湿性に優れたものが得られる。ここで重要なことは、図2に示すように個々のバリスタ素子1の外表面を全て SiO_2 あるいはその混合物5に接触する形で埋設させておくことである。そのために、まずアルミナ製のるつぼ6に所定の厚さに SiO_2 あるいはその混合物5を敷きつめ、その上に、バリスタ素子1同士が接触しないように所定の個数並べ、その状態で SiO_2 あるいはその混合物5を覆いかぶせた後、熱処理を行う。なお、 SiO_2 あるいはその混合物5の組成によっては、外部電極3上にアンカー効果で SiO_2 あるいはその混合物5が接着する場合があるが、その場合には研磨等で除去することで導通を確保する必要がある。さらにアンカー効果の影響が大きく、研磨等で除去不可能な場合、または研磨によりバリスタ素子1表面の高抵抗層4a、4bそのものが研磨される場合は、外部電極3上にさらに外部電極ペーストを塗布、焼付けして外部電極を形成することにより導通を確保する。その後、外部電極3の表面に電解Niメッキ、電解半田メッキを行い、バリスタを得た。得られたバリスタのメッキの厚みは、Niメッキが2 μm 、半田メッキが2 μm であった。

【0022】(表1)にこのバリスタの耐メッキ性についての結果を示す。

【0023】

【表1】

混合粉	従来例 コーティング なし	本 実 施 の 形 態							
		SiO_2	$\text{SiO}_2:\text{Fe}_2\text{O}_3$ =95:5(wt%)	$\text{SiO}_2:\text{Sb}_2\text{O}_3$ =95:5(wt%)	$\text{SiO}_2:\text{TiO}_2$ =95:5(wt%)	$\text{SiO}_2:\text{Al}_2\text{O}_3$ =95:5(wt%)	$\text{SiO}_2:\text{Bi}_2\text{O}_3$ =95:5(wt%)	$\text{SiO}_2:\text{B}_2\text{O}_3$ =99:1(wt%)	$\text{SiO}_2:\text{ガラスフリット}$ =95:5(wt%)
メッキ流れ	50/50	2/50	0/50	0/50	0/50	0/50	0/50	0/50	0/50

メッキ流れを起こした数/サンプル数

【0024】(表1)に示すように、高抵抗層4a、4bを有していないバリスタ素子1にメッキを行うと、外部電極3以外のバリスタ素子1の表面もメッキされてしまう。また SiO_2 のみではなく、 SiO_2 に副成分として Fe_2O_3 、 Sb_2O_3 、 TiO_2 、 Al_2O_3 、 Bi_2O_3 、 B_2O_3 を含むガラスフリット等を添加したものをを用いた場合には、さらにメッキ流れが少なくなっており、より均一な高抵抗層4a、4bが形成できると思

れる。

【0025】次に(表2)に SiO_2 あるいはその混合物5中にて焼成を行った後の(外1)を示す。

【0026】

【外1】

電圧比 ($V_{1mA}/V_{10\mu A}$)

【0027】

【表2】

混合粉	SiO ₂	SiO ₂ :PbO =95:5(wt%)	SiO ₂ :Na ₂ CO ₃ =95:5(wt%)	SiO ₂ :K ₂ CO ₃ =95:5(wt%)	SiO ₂ :MgO =95:5(wt%)	SiO ₂ :CaCO ₃ =95:5(wt%)	SiO ₂ :Ag ₂ O =95.5:0.5(wt%)
V _{1mA} /V _{10μA}	1.23	1.11	1.1	1.12	1.12	1.13	1.12

【0028】(表2)に示すように、SiO₂粉末のみではなく、SiO₂を主成分とし、PbO、Na₂CO₃、K₂CO₃、MgO、CaCO₃、Ag₂Oを添加した場合の方が電圧比が小さくなっており、低電流領域の非直線性が向上している。これは、上記添加物を加えることによって、非直線性を大きく左右すると考えられる粒界面層を安定化させているためと考えられる。

【0029】本実施の形態のバリスタは、表面を高抵抗化するとともに、緻密化も同時に行っているため、メッキ時のメッキ液の浸入を防ぐといった効果も同時に見られるものである。

【0030】なお、本発明において重要と思われることを以下に記載する。

(1) SiO₂あるいはその混合物5にバリスタ素子1を埋設させる場合、図2のように埋め込むだけでも高抵抗層4a、4bは形成されるが、反応性を考えた場合、図2におけるSiO₂あるいはその混合物5上に重しなどをして圧力をかけてSiO₂あるいはその混合物5とバリスタ素子1との緻密性を上げた方が効果的である。

【0031】(2) 高抵抗層4a、4bを形成するための熱処理は、円筒形などのサヤに所定数のバリスタ素子1とSiO₂あるいはその混合物5とを入れて回転させながら行うと、より均一な高抵抗層4a、4bを形成することができる。また回転させながら熱処理を行うことにより、るつぼ6を用いる場合よりも、少量のSiO₂あるいはその混合物5で高抵抗層4a、4bを形成することができるだけでなく、バリスタ素子1の温度バラツキが小さくなるのでバリスタ電圧をはじめとするバリスタ特性のバラツキの小さいバリスタを得ることができる。

【0032】(3) バリスタ素子1をSi、Pb、Fe、Sb、Ti、Al、B、Bi、Ag、アルカリ金属、アルカリ土類金属の有機金属化合物のうち少なくとも一種以上を含む液体に浸漬した後、SiO₂あるいはその混合物5に埋設して、熱処理を行うと、さらに均一な厚みを有する緻密な高抵抗層4a、4bを形成することが可能になる。

【0033】(4) 本実施の形態では、バリスタ素子1を熱処理して焼結させた後、SiO₂あるいはその混合物5中で熱処理を行うことによって高抵抗層4a、4bを形成したが、これはバリスタの電気特性、磁気特性の安定性を考えた場合、焼結反応と高抵抗層形成反応とを個別に行った方が良好な結果になるからである。しかしながらバリスタ素子1の焼結反応と高抵抗層形成反応とを同時に行っても、高抵抗層4a、4bを形成することができる。このときバリスタ素子1は外部電極3の形成

前でも形成後でもどちらでも構わないが、使用の際外部と導通のとれるように外部電極3を形成することが必要である。

【0034】(5) 本実施の形態では、SiO₂あるいはその混合物5中の添加物は酸化物の形で添加したが反応温度範囲(600~950℃)で酸化物となるものであれば、酸化物にこだわらずどのような化合物を用いても構わない。

【0035】(6) SiO₂あるいはその混合物5においては主成分SiO₂が80wt%以上となるようにすることにより、高抵抗層4a、4bの形成を容易に行うことができる。

【0036】(7) SiO₂あるいはその混合物5にFe、Sb、Ti、Al、Bi、B、ガラスフリットの化合物を添加することにより、さらに高抵抗化の傾向が見られ、Ag、Pb、アルカリ金属、アルカリ土類金属の化合物を添加することにより、バリスタの非直線性の向上が見られる。

【0037】(8) 本実施の形態においては、SiO₂あるいはその混合物5にFe、Sb、Ti、Al、Bi、B、ガラスフリット、Ag、Pb、アルカリ金属、アルカリ土類金属の酸化物をそれぞれ単独で添加した場合についてのみ説明したが、これらの中から2種類以上の化合物を添加したとしても上記と同様の効果が得られることはいうまでもない。

【0038】(9) 本実施の形態において用いたガラスフリットはBi₂O₃ 60wt%、B₂O₃ 20wt%、SiO₂ 10wt%、Ag₂O 10wt%のものをを用いたが、Bが含まれているガラスフリットであれば軟化点が低いので、高抵抗層4a、4bの形成を行いやすい。

【0039】(10) 均一な高抵抗層4a、4bを形成しようとするならば、SiO₂あるいはその混合物5の粒子径はできるだけそろえるようにすることが好ましい。

【0040】(11) 本実施の形態においては積層型バリスタについて説明したが、ディスク型など他の形状のバリスタについても同様の効果が得られるものである。

【0041】

【発明の効果】以上のように本発明は、バリスタ素子表面の電極に覆われていない部分に、主成分がZn₂SiO₄、Bi₄(SiO₄)₃といったZn-Si-O系、Bi-Si-O系の高抵抗層を形成するものである。この高抵抗層は緻密で均一な厚みを有するので不要な水分などがバリスタ素子内に浸入するのを防ぎ、バリスタ特性を劣化させることがない。またメッキ時にバリスタ素子

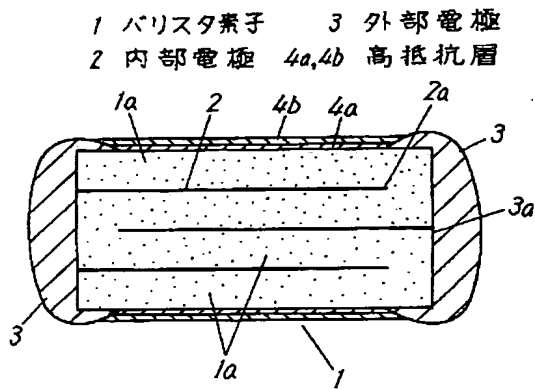
表面の電極部分以外がメッキされてショートするといった不良の発生を防ぐことができる。さらに積層バリスタの場合、無効層の厚みを従来よりも薄くすることができるので、小型化を図ることができる。

【図面の簡単な説明】

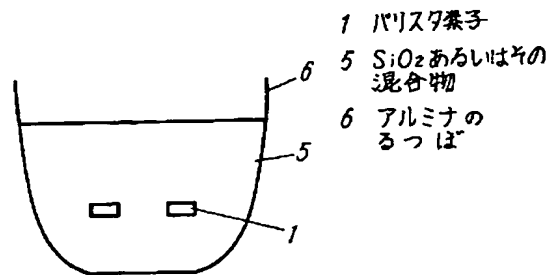
【図1】本発明の一実施の形態におけるバリスタの断面図

【図2】本発明の一実施の形態における焼成工程の説明

【図1】



【図2】



PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-070012

(43)Date of publication of application : 10.03.1998

(51)Int.Cl.

H01C 7/10

(21)Application number : 09-120603

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 12.05.1997

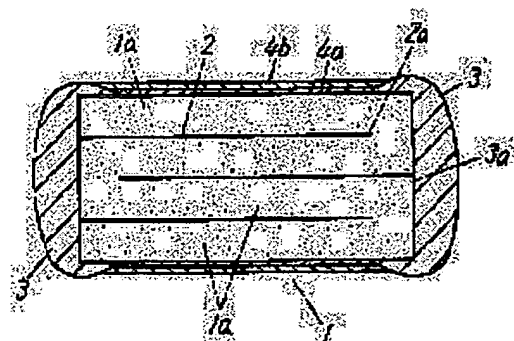
(72)Inventor : HIGASHIYA YOSHIO
WAKAHATA YASUO
TOKUNAGA HIDEAKI

(30)Priority

Priority number : 08139876 Priority date : 03.06.1996 Priority country : JP

(54) MANUFACTURE OF VARISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a varistor superior in plating resistance and moisture resistance.**SOLUTION:** Using a material contg. zinc oxide as a main component a ceramic sheet 1a is made. The ceramic sheets 1a and inner electrodes 2 are alternately laminated and cut into specified lengths with the inner electrodes alternating led out to mutually opposed end faces to obtain a varistor element 1. After forming outer electrodes 3 on both end faces of the element 1, it is heat-treated to sinter itself. The element is buried in an SiO₂ or its mixture and heat-treated in air or O atmosphere to form high resistance layers 4a, 4b on the element surface.

LEGAL STATUS

[Date of request for examination] 05.02.2001

[Date of sending the examiner's decision of rejection] 02.12.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS**[Claim(s)]**

[Claim 1] The manufacture approach of the varistor characterized by having the 1st process which prepares predetermined spacing in the outside surface of the varistor component which uses ZnO as a principal component, and forms 1st at least two electrode in it, the 2nd process which subsequently performs 1st heat treatment for said varistor component, and the 3rd process which arranges Si powder on the account varistor component outside surface of back to front, and performs 2nd heat treatment.

[Claim 2] The manufacture approach of the varistor according to claim 1 characterized by heat-treating in the 3rd process, rotating a varistor component and Si powder.

[Claim 3] The manufacture approach of the varistor according to claim 1 which changes to Si powder, uses Si as a principal component in the 3rd process, and is characterized by using the compound of Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal, and the mixture which has at least one or more (except for the case where Pb, alkali metal, and alkaline earth metal are used independently) kinds in a glass frit as an accessory constituent.

[Claim 4] The manufacture approach of the varistor according to claim 3 characterized by heat-treating in the 3rd process, rotating a varistor component and mixture.

[Claim 5] The manufacture approach of the varistor according to claim 1 characterized by forming the 2nd electrode on the 1st electrode after the 3rd process.

[Claim 6] The manufacture approach of the varistor according to claim 1 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal after the 2nd process.

[Claim 7] The 1st process which prepares predetermined spacing in the outside surface of the varistor component which uses ZnO as a principal component, and forms 1st at least two electrode in it, Si is used as a principal component at said varistor component outside surface. As an accessory constituent Subsequently, Pb, The compound of Fe, Sb, Ti, aluminum, alkali metal, and alkaline earth metal, The manufacture approach of the varistor characterized by having the 2nd process which arranges and heat-treats the mixture which has at least one or more (it removes when using Si, Pb, alkali metal, and alkaline earth metal independently) kinds in a glass frit.

[Claim 8] The manufacture approach of the varistor according to claim 7 characterized by forming the 2nd electrode on the 1st electrode after the 2nd process.

[Claim 9] The manufacture approach of the varistor according to claim 7 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal after the 1st process.

[Claim 10] The manufacture approach of the varistor according to claim 7 characterized by heat-treating in the 2nd process, rotating a varistor component and mixture.

[Claim 11] Si is used as a principal component on the varistor component front face which uses ZnO as a principal component. As an accessory constituent Pb, The compound of Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal, The 1st process which arranges and heat-treats the mixture which has at least one or more (it removes when using Si, Pb, alkali metal, and alkaline earth metal independently) kinds in a glass frit, Next, the manufacture approach of the varistor characterized by having the 2nd process which forms at least two electrodes in said varistor component outside surface.

[Claim 12] The manufacture approach of the varistor according to claim 11 characterized by performing the 1st process after heat-treating a varistor component before the 1st process.

[Claim 13] The manufacture approach of the varistor according to claim 11 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal in front of the 1st process.

[Claim 14] The manufacture approach of the varistor according to claim 11 characterized by heat-treating in the 1st process, rotating a varistor component and mixture.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of a varistor.

[0002]

[Description of the Prior Art] After forming an electrode in the front face of the varistor component which uses ZnO as a principal component conventionally, the high resistive layer which consists of glass was formed in the varistor component front face, subsequently to the front face of an electrode it plated, and the varistor had been obtained.

[0003]

[Problem(s) to be Solved by the Invention] However, the high resistive layer with glass was difficult to be unable to form only in a varistor component front face alternatively, and to make it uniform thickness. For this reason, when plating, it had the trouble of causing plating flow, short-circuiting, or moisture etc. having infiltrated into the interior of a varistor component, and degrading the electrical property of a varistor.

[0004] Then, this invention has precise and uniform thickness and aims at offering the varistor excellent in plating-proof nature and moisture resistance by forming a high resistive layer in a varistor component front face alternatively.

[0005]

[Means for Solving the Problem] In order to attain this purpose, the manufacture approach of the varistor of this invention The 1st process which prepares predetermined spacing in the outside surface of the varistor component which uses ZnO as a principal component, and forms 1st at least two electrode in it, Subsequently, it is characterized by having the 2nd process which performs 1st heat treatment for said varistor component, and the 3rd process which arranges Si powder on that account varistor component outside surface of back to front, and performs 2nd heat treatment, and the above-mentioned purpose can be attained by this approach.

[0006]

[Embodiment of the Invention] The 1st process which invention of this invention according to claim 1 prepares 1st at least two electrode in the outside surface of the varistor component which uses ZnO as a principal component, and forms predetermined spacing, Subsequently, it is the manufacture approach of the varistor characterized by having the 2nd process which performs 1st heat treatment for said varistor component, and the 3rd process which arranges Si powder on the account varistor component outside surface of back to front, and performs 2nd heat treatment. Since the high resistive layer which has precise and uniform thickness can be formed, the varistor excellent in moisture resistance and plating-proof nature can be obtained.

[0007] In the 3rd process, invention according to claim 2 is the manufacture approach of the varistor according to claim 1 characterized by heat-treating rotating a varistor component and Si powder, and can obtain the varistor which has a more uniform high resistive layer.

[0008] Invention according to claim 3 is changed to Si powder in the 3rd process. Si is used as a principal component. As an accessory constituent Pb, Fe, Sb, Ti, aluminum, B, They are at least one or more (it Pb(s)) kinds in the compound of Bi, Ag, alkali metal, and alkaline earth metal, and a glass frit. the case where alkali metal and alkaline earth metal are used independently -- removing -- since the high resistive layer which is the manufacture approach of the varistor according to claim 1 characterized by using the mixture which it has, and has precise and uniform thickness can be formed, the varistor excellent in moisture resistance and plating-proof nature can be obtained.

[0009] In the 3rd process, invention according to claim 4 is the manufacture approach of the varistor according to claim 3 characterized by heat-treating rotating a varistor component and mixture, and can obtain the varistor which has a more uniform high resistive layer.

[0010] Invention according to claim 5 is the manufacture approach of the varistor according to claim 1 characterized by

forming the 2nd electrode on the 1st electrode after the 3rd process, and can obtain the varistor which has the electrode which does not have an affix in a front face.

[0011] Invention according to claim 6 is the manufacture approach of the varistor according to claim 1 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal after the 2nd process, and can form the high resistive layer which has still more precise and uniform thickness.

[0012] The 1st process which invention according to claim 7 prepares 1st at least two electrode in the outside surface of the varistor component which uses ZnO as a principal component, and forms predetermined spacing, Si is used as a principal component at said varistor component outside surface. As an accessory constituent Subsequently, Pb, The compound of Fe, Sb, Ti, aluminum, alkali metal, and alkaline earth metal, the inside of a glass frit -- at least one or more (Si, Pb, and alkali metal --) kinds the case where alkaline earth metal is used independently -- removing -- since the high resistive layer which is the manufacture approach of the varistor characterized by having the 2nd process which arranges and heat-treats the mixture which it has, and has precise and uniform thickness can be formed, the varistor excellent in moisture resistance and plating-proof nature can be obtained.

[0013] Invention according to claim 8 is the manufacture approach of the varistor according to claim 7 characterized by forming the 2nd electrode on the 1st electrode after the 2nd process, and can obtain the varistor which has the electrode which does not have an affix in a front face.

[0014] Invention according to claim 9 is the manufacture approach of the varistor according to claim 7 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal after the 1st process, and can form the high resistive layer which has still more precise and uniform thickness.

[0015] In the 2nd process, invention according to claim 10 is the manufacture approach of the varistor according to claim 7 characterized by heat-treating rotating a varistor component and mixture, and can obtain the varistor which has a more uniform high resistive layer.

[0016] Invention according to claim 11 uses Si as a principal component on the varistor component front face which uses ZnO as a principal component. As an accessory constituent, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, The 1st process which arranges and heat-treats the compound of alkaline earth metal, and the mixture which has at least one or more (it removes when using Si, Pb, alkali metal, and alkaline earth metal independently) kinds in a glass frit, Next, since the high resistive layer which is the manufacture approach of the varistor characterized by having the 2nd process which forms at least two electrodes in said varistor component outside surface, and has precise and uniform thickness can be formed, the varistor excellent in moisture resistance and plating-proof nature can be obtained.

[0017] Invention according to claim 12 is the manufacture approach of the varistor according to claim 11 characterized by performing the 1st process, after heat-treating a varistor component before the 1st process, and the electrical property of a varistor and its stability of a porcelain property improve further by performing the sintering reaction of a varistor component, and a high resistance stratification reaction according to an individual.

[0018] Before the 1st process, invention according to claim 13 is the manufacture approach of the varistor according to claim 11 characterized by immersing a varistor component in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal, and can form the high resistive layer which has still more precise and uniform thickness.

[0019] In the 1st process, invention according to claim 14 is the manufacture approach of the varistor according to claim 11 characterized by heat-treating rotating a varistor component and mixture, and can obtain the varistor which has a more uniform high resistive layer.

[0020] It explains referring to a drawing about the gestalt of 1 operation of this invention below.

(Gestalt 1 of operation) Drawing 1 shows the sectional view of the varistor component in the gestalt of this operation, 1 is a varistor component and two or more internal electrodes 2 which use Ag as a principal component are formed in the interior. Among these, the section electrode 2 is pulled out by the both ends of the varistor component 1 by turns, and is electrically connected with the external electrode 3 in the both ends, respectively. Moreover, ceramic sheet 1a by which the laminating was carried out between internal electrodes 2 and to its outside uses ZnO as a principal component, and contains Bi₂O₃, Co₂O₃, MnO₂, and Sb₂O₃ grade as an accessory constituent. 4a and 4b show the high resistive layer formed when it calcinates with SiO₂ or its mixture 5, respectively. In case drawing 2 is the explanatory view of the baking process in the gestalt of 1 operation of this invention and the high resistive layers 4a and 4b are formed in varistor component 1 front face SiO₂ powder or SiO₂ is used as a principal component in the crucible 6 of an alumina. As an accessory constituent With the mixture (it is called the following SiO₂ or its mixture 5) of the shape of powder which added one or more kinds at least out of Fe₂O₃, Sb₂O₃, TiO₂ and aluminum₂O₃, Bi₂O₃, B₂S₃ O₃ and PbO,

Na₂CO₃, K₂CO₃, and MgO, CaCO₃ and AgO The condition of heat-treating is shown.

[0021] The manufacture approach of the varistor in the gestalt of this operation is explained below. The raw material which uses a zinc oxide as a principal component first, a plasticizer, mixing of a binder etc., grinding, slurring, and sheet forming were performed, and ceramic sheet 1a was produced. Next, it cut in predetermined magnitude and the varistor component 1 was obtained so that it might be drawn by the end face in which carries out the laminating of this ceramic sheet 1a and the internal electrode 2 which uses silver as a principal component by turns, and an internal electrode 2 carries out phase opposite by turns. Subsequently, after heat-treating the varistor component 1 from 5 minutes at 100-300 degrees C for 10 hours and removing the plasticizer in the varistor component 1, chamfering of the edge of varistor component 1 front face was performed. Next, after having applied Ag electrode paste used as the external electrode 3 to the both-ends side of the varistor component 1, heat-treating at 600-950 degrees C for 5 minutes to 10 hours and making the varistor component 1 sinter, the varistor component 1 was made to lay underground into SiO₂ or its mixture 5 using the crucible 6 made from an alumina, as shown in drawing 2, and it heat-treated at 600-950 degrees C among air or an oxygen ambient atmosphere for 5 minutes to 10 hours. High resistive layer 4a which ZnO and SiO₂ which are the principal component of the varistor component 1 react, and mainly consists of Zn₂SiO₄ by this heat treatment is formed on varistor component 1 front face. Moreover, when Bi₂O₃ is added as an accessory constituent for the varistor component 1, while Bi₂O₃ reacts with ZnO and SiO₂ and promotes generation of Zn₂SiO₄, high resistive layer 4b which mainly consists of Bi₄(SiO₄)₃ is formed between the front faces of high resistive layer 4a and the varistor component 1. In order for these to react and to set and generate them to the part which the electrical property of a varistor does not discover, it does not have a bad influence on the electrical property of a varistor, but what was extremely excellent in plating-proof nature and moisture resistance as a varistor is obtained. An important thing is making all the outside surfaces of each varistor component 1 lay underground in the form where SiO₂ or its mixture 5 is contacted, as shown in drawing 2 here. Therefore, predetermined thickness is covered with SiO₂ or the mixture 5 of those at the crucible 6 made from an alumina, first, the predetermined number of pieces is put in order so that varistor component 1 comrades may not contact on it, and heat treatment is performed after covering and putting SiO₂ or the mixture 5 of those in the condition. In addition, although SiO₂ or the mixture 5 of those may paste up by the anchor effect on the external electrode 3 depending on the presentation of SiO₂ or its mixture 5, it is necessary to secure a flow by removing by polish etc. in that case. The effect of an anchor effect is still larger, and when unremovable by polish etc., or when high resistive layer 4a of varistor component 1 front face and the 4b itself are ground by polish, a flow is secured by applying and burning external electrode paste further and forming an external electrode on the external electrode 3. Then, electrolysis nickel plating and electrolysis solder plating were performed on the front face of the external electrode 3, and the varistor was obtained. nickel plating was [2 micrometers and solder plating of the thickness of plating of the obtained varistor] 2 micrometers.

[0022] The result about the plating-proof nature of this varistor is shown in (Table 1).

[0023]

[Table 1]

	従来例	本実施の形態							
混合粉	コーティングなし	SiO ₂	SiO ₂ :Fe ₂ O ₃ =95:5(wt%)	SiO ₂ :Sb ₂ O ₃ =95:5(wt%)	SiO ₂ :TiO ₂ =95:5(wt%)	SiO ₂ :Al ₂ O ₃ =95:5(wt%)	SiO ₂ :Bi ₂ O ₃ =95:5(wt%)	SiO ₂ :B ₂ O ₃ =99:1(wt%)	SiO ₂ :ガラス =95:5(wt%)
メッキ流れ	50/50	2/50	0/50	0/50	0/50	0/50	0/50	0/50	0/50

メッキ流れを起こした数/サンプル数

[0024] If it plates for the varistor component 1 which does not have the high resistive layers 4a and 4b as shown in (Table 1), the front face of varistor components 1 other than external electrode 3 will also be plated. Moreover, when what added the glass frit which contains Fe₂O₃, Sb₂O₃, TiO₂ and aluminum₂O₃, Bi₂O₃, and B₂O₃ not only in SiO₂ but in SiO₂ as an accessory constituent is used, plating flow has decreased further and it is thought that the more uniform high resistive layers 4a and 4b can be formed.

[0025] Next (Table 2), (outside 1) after calcinating in SiO₂ or its mixture 5 is shown.

[0026]

[External Character 1]

電圧比 (V_{1mA}/V_{10μA})

[0027]

[Table 2]

混合粉	SiO ₂	SiO ₂ :PbO =95:5(wt%)	SiO ₂ :Na ₂ CO ₃ =95:5(wt%)	SiO ₂ :K ₂ CO ₃ =95:5(wt%)	SiO ₂ :MgO =95:5(wt%)	SiO ₂ :CaCO ₃ =95:5(wt%)	SiO ₂ :Ag ₂ O =95:5(wt%)
V _{1mA} /V _{10μA}	1.23	1.11	1.1	1.12	1.12	1.13	1.12

[0028] As shown in (Table 2), not only SiO₂ powder but SiO₂ is used as a principal component, the voltage ratio is [the direction at the time of adding PbO, Na₂CO₃, K₂CO₃, MgO and CaCO₃, and Ag₂O] small, and the nonlinearity of a low current field is improving. This is considered because the grain boundary layer considered to influence nonlinearity greatly is stabilized by adding the above-mentioned additive.

[0029] Since the varistor of the gestalt of this operation is also performing eburation to coincidence while forming a front face into high resistance, the effectiveness of preventing permeation of the plating liquid at the time of plating is also looked at by coincidence.

[0030] In addition, it indicates below that it is thought in this invention that it is important.

(1) Although the high resistive layers 4a and 4b are formed, it is more effective to raise the compactness of SiO₂ or its mixture 5, and the varistor component 1 on SiO₂ in drawing 2 or its mixture 5, it having carried out the weight etc. and having also put the pressure, when embedding like drawing 2 when making the varistor component 1 lay under SiO₂ or its mixture 5 also considers reactivity.

[0031] (2) If heat treatment for forming the high resistive layers 4a and 4b is performed putting the varistor component 1 of a predetermined number, SiO₂, or its mixture 5 into spreads, such as a cylindrical shape, and rotating them, it can form the more uniform high resistive layers 4a and 4b. Moreover, since it not only can form the high resistive layers 4a and 4b with SiO₂ more nearly little than the case where a crucible 6 is used by heat-treating, or its mixture 5, but the temperature variation of the varistor component 1 becomes small, making it rotate, the small varistor of the variation in varistor properties including voltage at reference current can be obtained.

[0032] (3) If the varistor component 1 is laid under SiO₂ or the mixture 5 of those after being immersed in a liquid including at least one or more kinds in the organometallic compound of Si, Pb, Fe, Sb, Ti, aluminum, B, Bi, Ag, alkali metal, and alkaline earth metal, and it heat-treats, it will become possible to form the precise high resistive layers 4a and 4b which have still more uniform thickness.

[0033] (4) Although the high resistive layers 4a and 4b were formed with the gestalt of this operation by heat-treating in SiO₂ or the mixture 5 of those after making the varistor component 1 heat-treat and sinter, this is because a result with better performing a sintering reaction and a high resistance stratification reaction according to an individual is brought when the electrical property of a varistor and the stability of a porcelain property are considered. However, even if it performs the sintering reaction of the varistor component 1, and a high resistance stratification reaction to coincidence, the high resistive layers 4a and 4b can be formed. Although before formation of the external electrode 3, after formation, or neither is available for the varistor component 1 at this time, it is required to form the external electrode 3 so that the exterior and a flow can be taken in the case of use.

[0034] (5) With the gestalt of this operation, although it adds in the form of an oxide, as long as the additive in SiO₂ or its mixture 5 turns into an oxide in a reaction temperature requirement (600-950 degrees C), it may not adhere to an oxide but may use what kind of compound.

[0035] (6) When making it a principal component SiO₂ become more than 80wt% in SiO₂ or its mixture 5, the high resistive layers 4a and 4b can be formed easily.

[0036] (7) By adding the compound of Fe, Sb, Ti, aluminum, Bi, B, and a glass frit into SiO₂ or its mixture 5, the inclination of a raise in resistance is seen further and improvement in the nonlinearity of a varistor is found by adding the compound of Ag, Pb, alkali metal, and an alkaline earth metal.

[0037] (8) In the gestalt of this operation, although only the case where the oxide of Fe, Sb, Ti, aluminum, Bi, B, a glass frit, Ag and Pb, alkali metal, and alkaline earth metal was independently added into SiO₂ or its mixture 5, respectively was explained, even if it adds two or more kinds of compounds out of these, it cannot be overemphasized that the same effectiveness as the above is acquired.

[0038] (9) The glass frit used in the gestalt of this operation is Bi₂O₃ 60wt%, B₂O₃ 20wt%, SiO₂ 10wt%, Ag₂O. Although the 10wt% thing was used, since softening temperature is low if it is the glass frit in which B is contained, it is easy to form the high resistive layers 4a and 4b.

[0039] (10) If it is going to form the uniform high resistive layers 4a and 4b, as for the particle diameter of SiO₂ or its mixture 5, it will be desirable to make it arrange as much as possible.

[0040] (11) Although the laminating mold varistor was explained in the gestalt of this operation, effectiveness with the same said of the varistor of other configurations, such as a disk mold, is acquired.

[0041]

[Effect of the Invention] A principal component forms the high resistive layer of Zn_2SiO_4 , a Zn-Si-O system called $\text{Bi}_4(\text{SiO}_4)_3$, and a Bi-Si-O system in the part in which this invention is not covered with the electrode of a varistor component front face as mentioned above. Since this high resistive layer has precise and uniform thickness, it prevents unnecessary moisture etc. permeating into a varistor component, and it does not degrade a varistor property. Moreover, generating of the defect of it being plated except the electrode section of a varistor component front face at the time of plating, and short-circuiting can be prevented. Since thickness of an invalid layer can furthermore be made thinner than before in the case of a laminating varistor, a miniaturization can be attained.

[Translation done.]

* NOTICES *

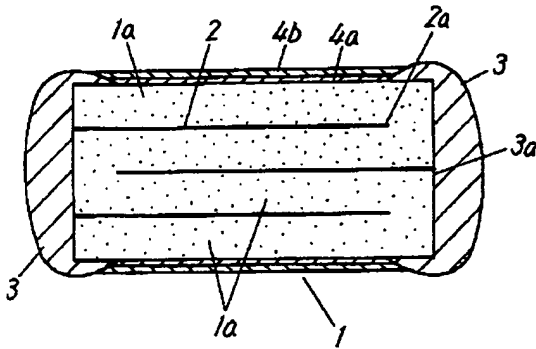
Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DRAWINGS

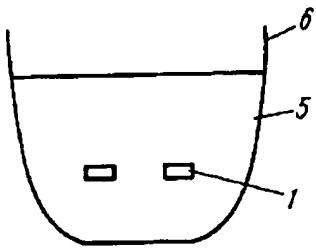
[Drawing 1]

- 1 バリスタ素子 3 外部電極
2 内部電極 4a, 4b 高抵抗層



[Drawing 2]

- 1 バリスタ素子
5 SiO₂あるいはその混合物
6 アルミナの
るつぼ



[Translation done.]